

情報工学実験2
アセンブラプログラミング

035760A : 横田敏明

実験実施日 : 2004/11/5
レポート提出日 : 2004/11/5
共同実験 : 国吉貴文

1 実験概要

1.1 目的

アセンブラプログラムを実際に作成し、それをハンドアSEMBル (アセンブラプログラムを人の手で機械語プログラムに直すこと) し、さらに KUE-CHIP2 上で実行することを通して、アセンブラプログラミングおよび機械語 (マシン語) プログラムについて理解することを目的とする。

1.2 機械語とアセンブラ言語

アセンブラ言語は機械語と 1 対 1 に対応する文法をもつ低級言語である。機械語は 2 進数で表現され、そのビットパターンをそのままプロセッサへ入力する。ただし、機械語プログラムを 2 進数で表すと人間には理解が難しい。そのため、4 ビットごとに区切り 16 進数で表されている。プログラムを作成するにはアセンブラ言語と呼ばれる 1 対 1 対応の低級言語を用い、人間に理解しやすい形で設計を行う。

- 機械語：1 と 0 のみの数字の羅列で構成され、マシンが理解できる文法である。
- アセンブラ言語：人間が理解できやすい形式の言語。コンパイルが容易である。

1.3 D-A コンバータ

出力された 8 ビットの出力信号を、アナログ出力 1 本に変換する装置を設計する。デジタル信号をアナログ信号へ変換する装置を D-A コンバータという。出力された 8 ビットの信号のそれぞれの重みを電圧の違いで表現し、それらの電流を 1 本にまとめる。

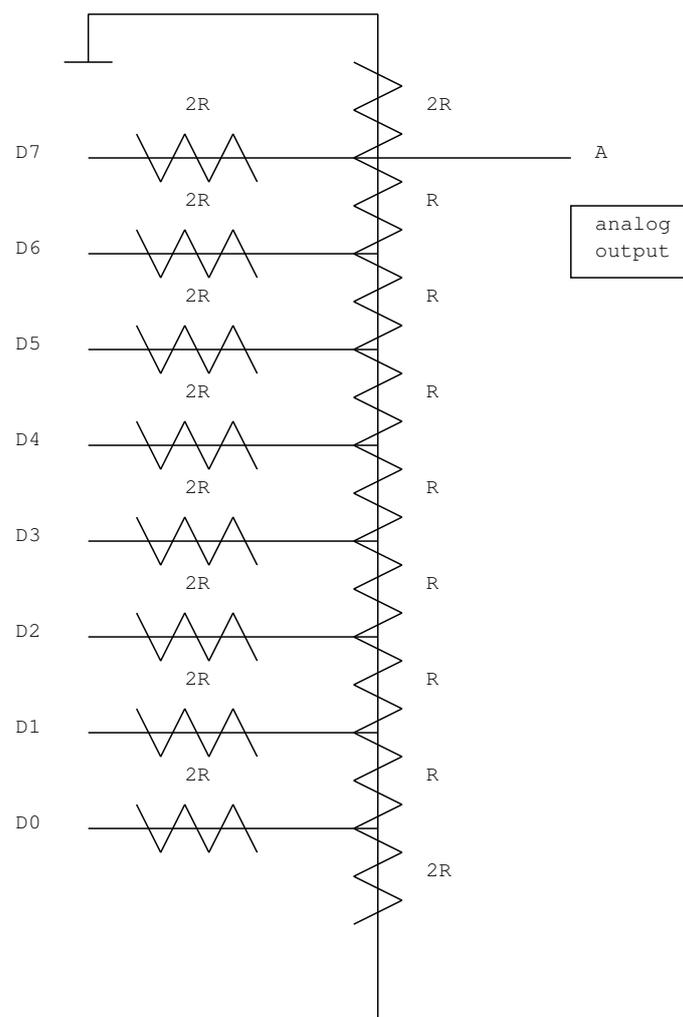


図 1: D-A コンバータ

2 報告事項

2.1 短形波

一定時間同じ電圧を出力し，二種類の電圧を交互に切替える．遅延時間を作り出さなければ，オシロスコープの解析では捉えにくいほど速く切替えがおこる．この問題を解決するため，ひとつのレジスタをカウント用に使用し，強引に遅延時間を作り出した．

```
00 C0 EOR ACC ACC
01 C9 EOR IX IX
02 B2 ADD ACC FF
03 FF
04 10 OUT
05 BA ADD IX 01H
06 01
07 31 BNZ 04
08 04
09 C0 EOR ACC ACC
0A 10 OUT
0B BA ADD IX 01H
0C 01
0D 31 BNZ 0A
0E 0A
0F 39 BZ
10 02
```

ひとつの変数をカウント用に使用し，ある程度の遅延を発生させる．

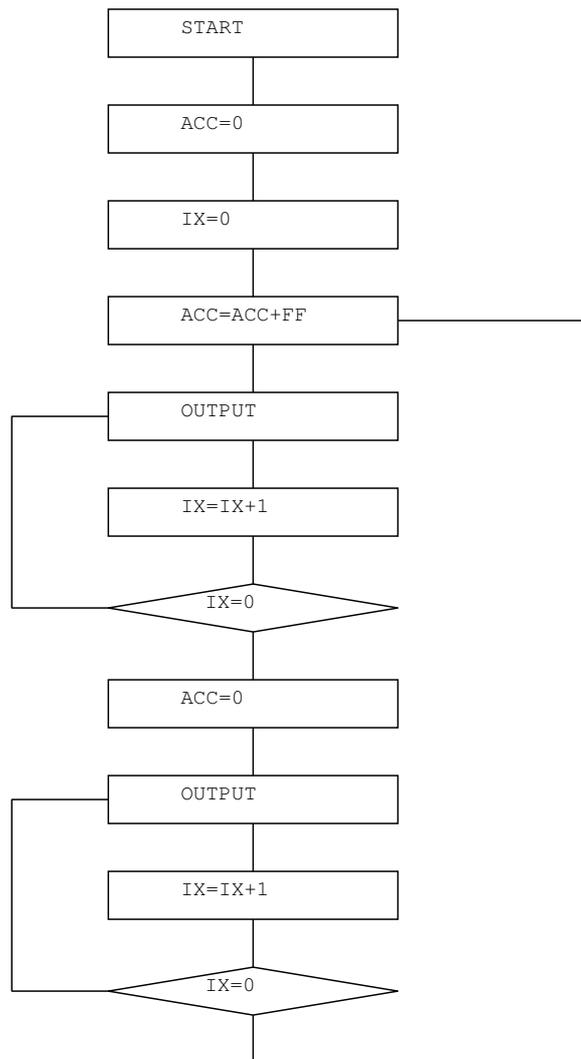


図 2: 短形波のフローチャート

2.2 山形波

ピークに達するまで出力電圧を増加させ、ピークに達すると電圧を減少させる。ボトムに達するとまた増加を始める。と解釈すれば、ピークに達したときとボトムに達したときで分岐する構造をつくれればよいとわかる。

```

01 10 JP OUT
02 B2 ADD ACC 01H
  
```

```

03 01
04 F2 CMP ACC FFH
05 FF
06 39 BZ 0AH
07 0A
08 30 BA JP
09 01
0A 10 JP OUT
0B A2 SUB ACC 01H
0C 01
0D F2 CMP ACC, 00H
0E 00
0F 39 BZ 01H
10 01
11 30 BA 0AH
12 0A

```

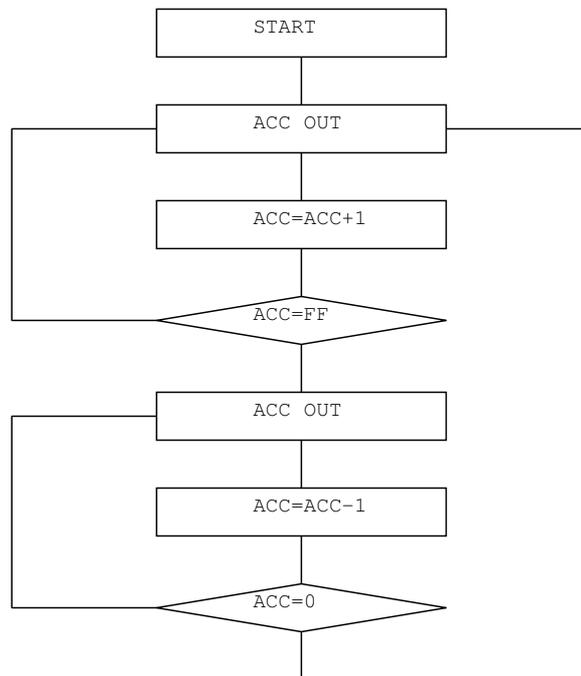


図 3: 山形波のフローチャート

2.3 菱形波

最大と最小の中間点からの距離をインクリメントしながら，上部，下部へと電圧を変換してゆけばよい．中間点からの電圧差はピークで128．アキュムレータのビット数値を反転させれば上下にうごく．

```
00 C0 EOR ACC ACC
01 10 JP OUT
02 C2 EOR ACC FF
03 FF
04 10 OUT
05 C2 EOR ACC FF
06 FF
07 B2 ADD ACC 01
08 01
09 30 BAA JP 01
0A 01
```

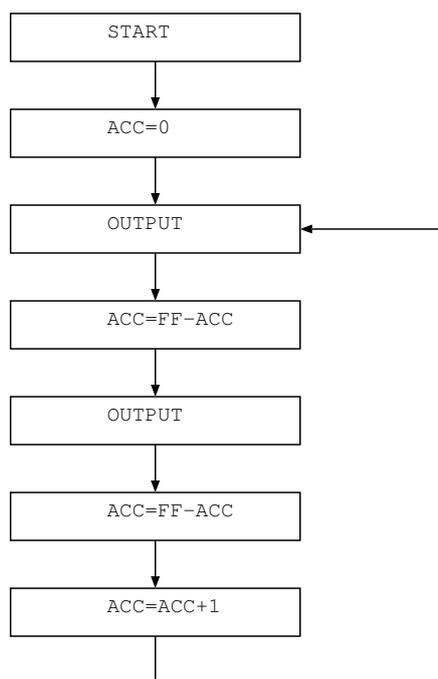


図 4: 菱形波のフローチャート

2.4 記憶装置

コンピュータには、プロセッサから近い順に、レジスタ、キャッシュ、メインメモリ、ハードディスクなどの記憶装置が配置されている。これらの各記憶装置の役割を説明せよ。また、このように多種多様な記憶装置が用いられている理由について、コストや記憶容量などの観点から考察しなさい。

- レジスタ：メインメモリよりも高速に読み出し、書きだしが可能な小領域メモリ。アドレスの指定などに使う
- キャッシュ：メインメモリとプロセッサの処理速度の差を吸収するため、プロセッサとメインメモリの間に置かれた高速な記憶媒体。高価。
- メインメモリ：プログラムを格納し、実行するためのメモリ。
- ハードディスク：電源を切っても記憶が持続するので、作成したデータなどを恒久的に保存するための大容量記憶媒体。

キャッシュメモリは高速で高価である。できる限り高速に処理する必要があるが、全てのデータが均一に使用されるとは限らない。よく使用する命令やデータを格納し、効率的にキャッシュメモリを使用することで、コストパフォーマンスとプロセッサのハイパフォーマンスを実現するのが一般的である。ハードディスクは磁気ディスクに記憶を刻むので、コストと記憶量の面では優れている。ただし、ドライブの構造上、メインメモリよりも読み出し、書き出しが遥かに遅いという弱点もある。必要なメモリと補助的なメモリを最大限有効に使う工夫をすることで、低価格を実現していくことも重要である。

2.5 プロセッサの性能表示

プロセッサの性能を表す指標のひとつに IPC と呼ばれるものがある。この IPC とはどのような指標か調査し、説明せよ。また、IPC 以外のプロセッサの性能を表す指標を 5 つ以上調査し、詳しく説明せよ。

1 クロックあたりに実行できる命令の回数を表す。例えば、1GHz のプロセッサが 1 秒間に 250M 回の命令を実行できたとすると、1 回の命令に 4 回のクロック入力が必要となる。よって $\frac{1}{4} = 0.25$ となり、IPC=0.25 である。

- MIPS(Mega Instruction per Second)：1 秒間に何回命令を実行できるかを表す単位。クロック周波数と IPC 値を掛けると算出できる。
- Hz(動作周波数)：一秒間にクロック信号を発する回数を表す。
- FLOPS：一秒間に浮動小数点演算を何回処理できるかを表す単位。
- PR 値：AMD 社や Cyrix 社の x86 互換マイクロプロセッサの性能を表す指標。pentium プロセッサのクロック周波数と対比している。

- モデルナンバー：アーキテクチャによって同じクロック周波数でも処理速度が違う場合がある。AthlonXP で AMD 社が動作周波数代りに使用している指標。Thunderbird の Athlon プロセッサで同等の性能を発揮するために必要な周波数を表す。対比的な指標。

2.6 パイプライン・アーキテクチャ

次回の実験で詳しく調べるが、1つの機械語命令は、いくつかのフェーズにわけて実行される。これはどのようなプロセッサに対しても共通に言えることである。このことを利用して処理能力を向上させるアーキテクチャの1つにパイプライン・アーキテクチャがある。パイプライン・アーキテクチャとはどのようなアーキテクチャか調査し、図表等を用いて分かり易く説明せよ。

自動車製造の流れ作業のように、処理をいくつかの部分に分割して処理することをいう。ある処理1回に通過する論理素子を50段とする。これを10段ずつの処理に分割し、ひとつ目の命令が10段階を通過した直後に次の処理を開始することを繰り返す。すると最初に処理した命令は50段階に見合った時間で処理されるが、次の処理は5分の1の時間で終了している。つまり、実効処理速度は5倍になる。

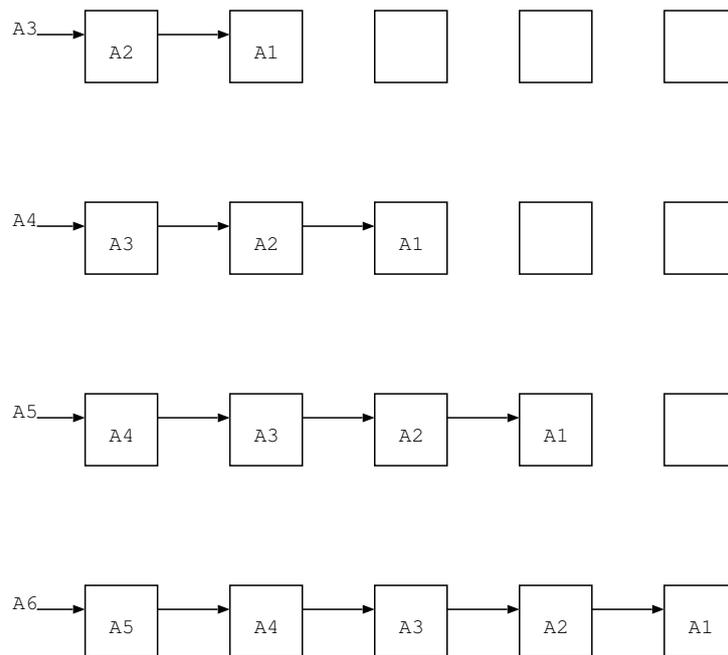


図 5: A1,A2,... の命令のパイプライン処理

3 考察

機械語によるプログラミングで目的の波形を出力し、出力された8ビットデジタル信号をAD変換によって、オシロスコープで見える形にする。AD変換は情報工学1で理論を学んだが、今回はブレッドボード上で回路を作成し、より実践的な学習となった。マイクロプロセッサによるロボット制御は、自動車製造などで使用されている技術である。実際にはセンサーを入力として、さらに複雑なシステムを作るが、似たようなことを今回の実験で実践したと思う。パソコンが普及した今では多少原始的な様に思えるが、より高精度で高速、かつ専門的な処理をするコンピュータには、OSなどのソフトをインストールして使用するより動作が保証されていると思われる。機械語やアセンブラは、プロセッサに依存する方法ではあるが、情報工学を学ぶ上で重要なテーマである。